

"HI-TECH"

AUS DEN SPEZIALLEHRGÄNGEN FÜR ELEKTRONIK AM TGM

Norbert Bartos, Doris Grasserbauer, Manfred Hallas, Jürgen Wrba

Zusammenfassung

Die Speziallehrgänge der Höheren Lehranstalt für Elektronik am Technologischen Gewerbemuseum in Wien bieten der Industrie, als Vorläufer der geplanten Fachhochschule, seit Jahren bestens geschulte Absolventen. Einige Projekte erzielen dabei besonderes Interesse, da sie österreichweit als Unikate gelten. In diesem Beitrag sollen diese besonders bedeutsamen Projekte kurz vorgestellt werden.

1. Allgemeines

Seit mehreren Jahren werden erfolgreich zwei einsemestrige Speziallehrgänge am Technologischen Gewerbemuseum in Wien 20 geführt, als deren Leiter der Autor fungiert. Es handelt sich dabei um den "Speziallehrgang für Elektronische Datenverarbeitung und angewandte Mikroelektronik" (SLME) und um den "Speziallehrgang für Entwicklung und Bau von Systemen der Robotik und Automatisierung" (SEBRA). Beide sind als Vorläufer einer künftigen Fachhochschule zu sehen und als reiner Projektunterricht organisiert. Im Rahmen dieser Lehrgänge wird den Absolventen facheinschlägiger HTL-Abteilungen die Möglichkeit gegeben, das fachliche Wissen auf freiwilliger Basis zu ergänzen und zu vertiefen.

Der Teilnehmer kann zu Beginn des Lehrganges ein Projekt aus einem angebotenen Spektrum auswählen und dieses unter der Leitung des zugehörigen Betreuers realisieren. Es wird nach Möglichkeit eine Teamarbeit, durch die Bildung von Gruppen zu zwei bis vier Personen, angestrebt. Das Projekt umfaßt die Entwicklung, die Konstruktion und den Aufbau von Hardware (einschließlich eventuell nötiger Vorversuche), die Erstellung und Prüfung von Softwaremodulen, deren Integration, die Inbetriebnahme des gesamten entwickelten Systems, dessen Test und die allfällige Fehlerbehebung. Das Ziel ist ein nach industriellen Gesichtspunkten konstruiertes und fertiges Produkt.

Die angebotenen Projekte umfassen den gesamten Bereich der Elektronik, wie beispielsweise die Fachgebiete Meßtechnik, Signalverarbeitung, Robotik, Automatisierungstechnik, Optoelektronik, lokale Netze, Datenübertragungstechnik, Mikroprozessortechnik, Audio- und Videotechnik, biomedizinische Technik, Bildverarbeitung, künstliche Intelligenz, Rechnerarchitekturen und Informatik. Die Endprodukte sind normalerweise zur Verwendung im Rahmen des Unterrichts bestimmt.

Das unterrichtende Stammpersonal besteht aus bewährten und erstklassigen Technikern, welche langjährige Industriepraxis und große Erfahrung auf dem Sektor der Erwachsenenbildung besitzen.

Im Rahmen dieses Beitrags soll anhand einiger ausgewählter Projekte des vergangenen Schuljahres, welche aus dem Kompetenzbereich des Autors stammen, gezeigt werden, daß in diesen Lehrgängen viele technisch interessante und anspruchsvolle Entwicklungen durchgeführt werden, die weit über das übliche HTL-Niveau hinaus gehen und zum Teil auch österreichweit einmalig sind.

2. Projekt TRB-7/4:

"Konfigurierbares Transputersystem"

Doris Grasserbauer

Transputer sind zellulare Prozessoren, welche für die Realisierung massiv paralleler Systeme entworfen wurden. Sie besitzen auf dem Chip einige Kbyte RAM (Größe je nach Transputertyp), eventuell eine Floatingpoint-Unit (ab der Type T800) und vier serielle Hochleistungs-Datenübertragungsstrecken für Vollduplex-Betrieb, die sogenannten Links. An das parallele Bussystem wird das lokale RAM geschaltet, jedoch die Kommunikation zwischen den Transputern erfolgt nur über die Links. Die Programmierung erfolgt am besten über die maßgeschneiderte Programmiersprache OCCAM, wobei natürlich auch Standardsprachen wie Pascal, C und Fortran vom Hersteller unterstützt werden. Zur Ausnutzung der Parallel-Processing-Fähigkeiten sind aber bei den konventionellen Sprachen parallele Sprachdialekte (ParC, Concurrent Pascal) oder parallelisierende Compiler nötig.

Grundsätzlich besteht technisch keine Beschränkung in der Anzahl der Prozessoren eines solchen Parallelrechnersystems. Das zur Zeit schnellste gebaute Computersystem besteht aus 16 384 Transputern und besitzt die Spitzenleistung von 400 GFLOPS ("GigaCube", Firma Parsytec). An zweiter Stelle folgt die bekannte "Connection Machine" des MIT mit 65.536 Spezial-Prozessoren und 100 GFLOPS. An dritter Stelle liegt wieder ein Transputersystem ("FPS-T", Firma Floating-Point-Systems) mit 4096 Transputern und 65 GFLOPS. Grundsätzlich wäre es heutzutage schon möglich, ein System zu bauen, das die TFLOPS-Grenze überschreitet (GigaCube mit 65.536 Prozessoren und 1.6 TFLOPS), doch ist dies nur schwer finanzierbar (Richtwert: 3.500.000 öS pro GFLOPS !). Es ist aber zu beachten, daß die real erzielbare maximale Geschwindigkeit erfahrungsgemäß nur zirka 10% der Spitzengeschwindigkeit ist. Diese Einschränkung ist bedingt durch nicht vollständig parallelisierbare Algorithmen und durch den administrativen Overhead für die Synchronisation und die Kommunikation zwischen den verteilten Prozessen.

Besonders leistungsfähige Rechnersysteme erfordern also, wie bereits oben erwähnt, parallel arbeitende Prozessoren und entsprechende Software. Selbstverständlich muß auch der zu implementierende Algorithmus möglichst weitgehend parallelisierbar sein, da bereits kleine Anteile von seriellem Code zu einer beträchtlichen Leistungseinbuße im gesamten System führen. Während das Entwickeln geeigneter Algorithmen eher im universitären Bereich durchgeführt wird, sollte das eigentliche Programmieren paralleler Systeme auch im HTL-Bereich behandelt werden. Dazu ist ein einfaches, für die Schulung geeignetes System nötig. Es sollte für die zu erwartenden Aufgaben in der Ausbildung ausreichend viele Prozessoren besitzen und das Budget der Schule nicht übermäßig stark belasten. Diese Prämissen führten zu der nachfolgend beschriebenen Lösung.

Auf einer Multilayer-Printplatte (Format für 19"-Gehäuse) mit sechs Lagen, befinden sich sieben Transputer der Type T425 (alternativ auch T800 oder T805 bestückbar) mit je 128 kByte lokalem statischem Speicher und ein Linkswitch C004, an den alle Transputerlinks angeschlossen sind. Im Host befindet sich ein Entwicklungssystemprint (TDS/Transputer Development System), wie beispielsweise das INMOS-Board B004, mit zumindest einem Transputer, von welchem ein Link für die Programmierung des Linkswitch notwendig ist. Damit können grundsätzlich die folgenden wichtigen Strukturen der Parallelverarbeitung realisiert werden:

- a) Line (Pipeline)
- b) Farm
- c) Ring
- d) Stern
- e) Array
- f) Tree
- g) Hypercube

Dadurch gelingt die optimale Anpassung der Systemarchitektur an die Struktur des Algorithmus, was eine wesentliche Voraussetzung zur Erzielung einer hohen Performance darstellt.

Im Rahmen des Unterrichts in den Gegenständen "Elektronische Datenverarbeitung", "Technische Informatik" und "Laboratorium" sollten einfache Softwaremoduln zur Verteilung von Daten und Prozessen, sowie zur Synchronisation entwickelt werden. Anschließend kann man dann parallele Algorithmen testen und vergleichen.

3. Projekt DNN-8/8: "Digital Neural Network"

Manfred Hallas

In letzter Zeit gewinnt die Technologie der neuronalen Netze im Rahmen der Artificial Intelligence immer mehr an Bedeutung. Man versucht dabei, die informationsverarbeitenden Strukturen des Gehirns elektronisch nachzubilden. An die Stelle einer natürlichen Gehirnzelle tritt dabei ein künstliches Neuron mit möglichst vielen Eingängen (Synapsen).

Jeder dieser Eingänge (bei natürlichen Zellen sind dies 1000 bis 10.000) besitzt ein zugehöriges Gewicht, dessen Wert im Verlauf eines vorhergegangenen Lernvorganges bestimmt wurde. Das Neuron bildet nun zunächst die Summe der mit den Gewichten w multiplizierten Eingangswerte i . Sodann wird dieser Wert (der Netto-Input net) mit der Aktivierungsfunktion f in die Aktivierung a und anschließend mit der Outputfunktion g in den Output o der Zelle umgeformt, welcher dann am Ausgang (Axon) erscheint (bei natürlichen Zellen verzweigt sich das Axon wieder in 100 bis 1000 Fasern). Für f beziehungsweise g kommen im Prinzip meist die Identität, die Threshold-Funktion, der Linear-Threshold oder eine sigmoide Funktion zur Anwendung. In der Literatur wird auch oft eine Neuron-Transferfunktion erwähnt, welche aber einfach die Komposition von f und g ist. Als Lernalgorithmus wird häufig das Backpropagation-Verfahren verwendet.

Während Simulationen von neuronalen Netzen auf Softwarebasis zunehmend auch in Österreich verwendet werden, gibt es jedoch auf dem Sektor der neuronalen Hardware, mit Ausnahme der Projekte am TGM, keinerlei bekanntgewordene Aktivitäten. Der Hauptgrund ist meiner Meinung nach, daß zur Zeit keine IC-Herstellerfirma neuronale ICs mit für industrielle Anwendungen ausreichender Neuronenzahl in entsprechenden Stückzahlen liefern kann. Daher ist im allgemeinen eine konventionelle, datenreduzierende Vorverarbeitung der Eingabe nötig, welche von üblichen Standardprozessoren durchgeführt wird, sodaß man dann gerne die eigentliche (eventuell neuronale) Verarbeitung dann auch diesen Rechnern aufbürdet.

Grundsätzlich besteht die Möglichkeit, künstliche Neuronen entweder digital oder analog zu realisieren. Digitale Neuro-ICs sind wegen der Existenz bewährter Technologien leichter herstellbar und arbeiten problemlos mit konventionellen Mikroprozessoren zusammen. Für praktische Anwendungen sind aber analoge Lösungen zu bevorzugen, da eingangsseitig keine Analog-Digital-Umsetzung und ausgangsseitig keine Digital-Analog-Umsetzung nötig ist, was sowohl Kosten, als auch Zeit erspart. Nachteilig ist, jedoch nur bei oberflächlicher Betrachtung, die geringere Genauigkeit (zur Zeit maximal 6 Bit). Neuronale Netze sind aber problemlos gerade für die Verarbeitung fehlerbehafteter Informationen geeignet.

Die Trainingsphase muß derzeit noch computerunterstützt mittels geeigneter Software ablaufen, doch werden in wenigen Jahren ICs erhältlich sein, die ein Hardware-Lernen implementiert haben, sodaß keinerlei Software mehr geschrieben werden muß. Das neuronale Netz lernt nur aus vorgegebenen Beispielen.

Bei diesem Projekt wurden 8 digitale Neuro-ICs der Type MD1220 (Neural Bit Slice/NBS) von Micro-Devices verwendet. Jeder IC besitzt 8 Neuronen und 120 Synapsen. Ihm zugeordnet ist ein lokales statisches RAM von der Größe 32 kByte. Damit kann man aber wesentlich mehr Gewichtssätze speichern, als Neuronen vorhanden sind. Insgesamt können damit virtuell 8192 Neuronen verwaltet werden. Die Prozessoren sind in Koprozessorform über ein Interface auf den AT-Bus geschaltet. Die Printplatte selbst besteht aus vier Layern und ist eine AT-Einschubkarte. Das Laden der Gewichte und das Verteilen der Eingangswerte für die Neuronen erfolgt durch den Host. Dadurch kann auch die Netzarchitektur weitgehend freizügig durch die System-Software festgelegt werden. Zur Verwendung des Prints auf einem möglichst hohen Software-Niveau stehen C-Routinen zur Verfügung.

4. Projekt ANN-1/64: "Analog Neural Network"

Jürgen Wrba

Nach mühevoller organisatorischer Kleinarbeit gelang es, direkt von Intel in Amerika, drei analoge Neuro-ICs der Type N64 bzw. 80170NX kostenlos zu beziehen. Bei Intel äußerte man sich erstaunt und erfreut zugleich, daß in Europa und insbesondere in Österreich in Erwägung gezogen wird, mit diesen Bauteilen zu arbeiten. Das nachfolgend beschriebene Projekt erregte daher auch großes Interesse, sodaß nach dessen Abschluß ein entsprechender Bericht nach Amerika gesendet wird.

Das System besteht aus einem Programmierprint und einem Demonstrationsprint für die Bilderkennung. Letzterer besteht aus einem 8×8 -Phototransistor-Feld am Eingang des ICs, auf welches Schablonen mit Figuren oder Zeichen gelegt werden können. Das neuronale Netz hat nun die Aufgabe, diese Muster zu erkennen (oder zu rekonstruieren, zu klassifizieren, von Störungen zu befreien) und das Resultat auf einem 8×8 -LED-Feld am Ausgang des Neuro-ICs darzustellen. Für die Lernphase können die angebotenen Muster vom Demonstrationsprint über einen 4-Bit-ADC und die Centronics-Schnittstelle in den PC eingelesen werden. In der Lernsoftware ("Brainmaker" oder ähnliches Programm) werden diese Muster als Eingabe verwendet und die Gewichte durch Simulation erlernt. Die Gewichte werden danach in den im Programmierprint befindlichen IC eingespeichert (analoge EPROM-Zellen). Nach dem Training wird der IC in den Demonstrationsprint umgesteckt und kann nun für die gewünschte Aufgabenstellung verwendet werden. Diese Modularität gewährleistet eine universelle Verwendbarkeit auch bei zukünftigen Neuentwicklungen.

5. Ausblick auf einige laufende Projekte

5.1 Projekt TFG-1/8 (Transputer-Framegrabber): "TransCam"

Im Rahmen der fachlichen Ausbildung in der Abteilung Elektronik ist auch ein Eingehen auf die digitale Bildverarbeitung notwendig. Für praktische Übungen ist damit ein möglichst preiswertes, computerkompatibles Bildaufnahmegerät nötig. Zumal bei komplexen Algorithmen die Laufzeit auf den schulüblichen Rechnern zu groß wäre, sollte im zu entwickelnden Gerät auch ein Transputer enthalten sein. Damit ist es möglich, bei Bedarf das aufgenommene Bild in das konfigurierbare Transputer-Netz TRB-7/4 zu laden und dort mit entsprechendem Geschwindigkeitsgewinn zu verarbeiten.

Das System enthält einen rechteckigen Flächen-CCD-Chip mit 195×165 Pixel. Dessen Inhalt wird mittels eines speziell entwickelten Hardware-Controllers über einen ADC in ein RAM geschrieben. Ein Transputer der Type T800 kann nun auf diesen Speicher zugreifen und Bildverarbeitungsalgorithmen durchführen. Der Benutzer kann zu einem bestimmten Zeitpunkt das laufend aufgenommene Bild in einen Standbildspeicher übertragen und diesen Inhalt sodann über einen beliebigen Algorithmus in einen Ausgabespeicher transformieren. Durch einen angeschlossenen Monitor kann man entweder das derzeit aufgenommene Bild, das Standbild oder das algorithmisch modifizierte Bild anzeigen.

Im Rahmen des Unterrichts in den Gegenständen "Elektronische Datenverarbeitung" und "Technische Informatik" werden für dieses System Softwaremodul zur Verarbeitung von digitalen Bildern entwickelt. Die Aufgaben der Moduln umfassen beispielsweise:

- effiziente Speicherung (Methoden, Vergleich)
- Bildverbesserung (Filterung, Entzerrung, ...)
- affine Transformationen (Vergrößerung, Verkleinerung, Translation, Rotation)
- Spektralanalyse (FFT und inverse Transformation)
- Merkmalsextraktion
- Objekterkennung

5.2 Projekt FTS-1 (Fuzzy Teaching System): "Fuzzy Professor"

Die Fuzzy-Logic erlaubt es, Wahrheitswerte von Aussagen auch dann zu verarbeiten, wenn diese nicht nur FALSCH (0) oder WAHR (1) sind, sondern auch dann, wenn ihr Wert dazwischen liegt. Die Operatoren für die Konjunktion, die Disjunktion und die Inversion werden ebenso verallgemeinert, wie auch das Schlußfolgern einer Konklusion aus gegebenen Prämissen. Die Definition des Wissens zu der geforderten Domäne erfolgt durch einen Domänenspezialisten, welcher dieses in Form von WENN-DANN-Regeln über eine Shell in das System eingibt. Eine solche Regel kann beispielsweise so lauten:

IF gefieder=bunt AND spricht=viel THEN papagei=brauchbar;

Darin gibt es die linguistischen Variablen "gefieder", "spricht" und "papagei". Dem Ausdruck "gefieder=bunt" genügt dann eine bestimmte Menge von Papageien, sicher die Menge der rot-gelb-grün-blauen Exemplare, nicht jedoch die einfarbigen Typen. Inwieweit man den Kakadu (weiß und etwas gelb) oder den Graupapagei (grau und etwas rot) noch als bunt klassifiziert, ist bereits umstritten. Während die klassische zweiwertige Logik eine exakte (aber eventuell umstrittene) Zuordnung erfordert, kann man in der Fuzzy-Logic mit Zugehörigkeitsgraden arbeiten. Der Zugehörigkeitsgrad eines rot-gelb-grün-blauen Papageis zur Menge der bunt-gefiederten Lebewesen ist unumstritten eins, hingegen der Kakadu könnte mit 0.2 klassifiziert werden. Für einen bestimmten Vogel werden nun alle Prämissen mit Zugehörigkeitsgraden belegt, konjugiert und zu einer Konklusion abgeleitet. Das Resultat liefert dann wieder einen Zugehörigkeitsgrad, in unserem Beispiel also einen Zahlenwert der angibt, wie stark der aktuelle Papagei zur Menge der brauchbaren Papageien gehört. Starkes Augenmerk wird in der Wissenschaft auch auf das Problem des Kompensationseffektes gelegt. Im oben genannten Beispiel könnte ein starkes Defizit in der Buntheit des Vogels durch eine nur leicht erhöhte Sprechaktivität kompensiert werden, da normalerweise für den Papageienliebhaber die Sprachgewandtheit des Vogels meist wichtiger als die Buntheit ist. Das führt in der Folge zu einer Fuzzyfikation der Operatoren, da der Unterschied zwischen Konjunktion und Disjunktion verschimmt und anstatt der beiden Operatoren nur mehr ein, jedoch parametrisierter, Operator verwendet wird.

Um nun im Rahmen des Unterrichts auch auf diese Technologie eingehen zu können, ist es notwendig, ein einfaches Schulungssystem zu besitzen. Insbesondere wird den HTL-Elektroniker interessieren, wie sich echte Fuzzy-Prozessoren von konventionellen Prozessoren unterscheiden. Weiters soll er mit einem solchen System die Möglichkeit bekommen, einfachste Programme einzugeben und testen zu können,

ohne dabei kostenmäßig zu stark belastet zu werden. Diesen Forderungen soll unser System genügen.

Zu diesem Zweck besitzt das System vier analoge Eingänge an die, zusätzlich zur Ansteuerung über Potentialeingänge, auch Potentiometer zur Simulation der Sensorik geschaltet sind. Diese Signale werden über einen 4-fach-ADC digitalisiert und dem Fuzzy-Prozessor am Datenbus angeboten. Am Ausgang befinden sich zwei achtstufige LED-Balken. Damit kann, im Falle einer Regelung, die Reaktion der Stellgrößen als Funktion der Änderung der Istwerte beobachtet und gemessen werden.

Die Bedienung des Systems erfolgt dermaßen, daß zunächst ein einfaches Programm in WENN-DANN-Struktur auf dem Papier erstellt wird. Dieses wird danach händisch in Assemblerbefehle umgesetzt. Deren Hexadezimalcodes werden in ein EPROM programmiert, welches dann in den Nullkraft-Ziehsockel des Schulungssystems eingesetzt wird. Sodann können die Eingabewerte verändert und die Reaktionen der Ausgänge studiert werden.

Das System soll im Rahmen der Gegenstände "Technische Informatik", "Laboratorium" und "Meß-, Steuer- und Regelungstechnik" eingesetzt werden.

5.3 Projekt FCC-1: "Fuzzy Car"

Bei diesem Projekt war es den Teilnehmern grundsätzlich freigestellt, welche Applikation sie realisieren wollen. Die folgenden Rahmenbedingungen waren aber zu erfüllen:

- praktische regelungstechnische Anwendung
- geeignet für Vorführungen im Rahmen von Veranstaltungen der Schule (Tag der offenen Tür, Messen, ...)
- für Laien verständliche Aufgabenstellung
- autonomes System, (keine speziellen Ressourcen für den Betrieb notwendig)
- geringe Belastung des Schulbudgets

Die Wahl der Teilnehmer fiel auf ein selbstfahrendes Modellauto, welches mit den nötigen optischen und/oder akustischen Sensoren auszustatten ist. Das Fahrzeug soll im Stande sein, einem Menschen, der im Besitze einer Ultraschallquelle ist, "hundeeartig" in bestimmtem Abstand zu folgen, ohne zu schleudern. Allfällige Hindernisse werden dabei umfahren.

6. Konklusion

Im Anschluß an eine HTL-Matura können sich Absolventen verwandter Fachrichtungen, im Rahmen unserer Speziallehrgänge, ein weit über das übliche Maß hinausgehendes Spezialwissen aneignen. Die Unterrichtsform ist rein projektorientiert mit fallweise durchgeführten, seminarartigen Veranstaltungen zu aktuellen Fachgebieten. Besonders geschätzt wird von den Teilnehmern auch das kollegiale Arbeitsklima, welches durch das zahlenmäßig kleine, konstante und erstklassige Betreuersteam geprägt wird.

Durch die Möglichkeit der Spezialisierung sind unsere Absolventen in der Industrie gesuchte und geschätzte Mitarbeiter, was sich auch in entsprechender Bezahlung niederschlägt. Selbstverständlich sind wir als ausbildende Stelle sehr an einer Intensivierung der Kontakte zu Firmen interessiert. Nur dadurch kann eine optimale Ausbildung, zum Nutzen der Teilnehmer und der Industrie, gewährleistet werden. Sollten Sie an einer Kontaktaufnahme interessiert sein, so wenden Sie sich bitte an den Autor. □

* Origin: Lasset uns die Maus bewegen. (2: 240/113. 5)

* Origin: Leben ist wie Zeichnen - Nur ohne Radi ergummi (2: 2402/122. 2)

* Origin: Leute mit *Fenstern* sollten keine Steine werfen! (2: 240/605. 7)

* Origin: lieber kein modem, als ein postzugel assenes. (2: 310/27. 14)

* Origin: Li fe is hard but unj ust. (Fi doNet 2: 246/153. 1)

* Origin: Macht BTX so teuer wie C*mpuserve, dann will 's jeder (2: 310/3. 17)