

Digitale Simulation

Karl-Wilhelm Baier

DSK-502, 503; LIT-114

Heutzutage werden schon zahlreiche Programme auf diesem Sektor angeboten. Gerade auch in den **PCNEWS** erscheinen diesbezüglich immer wieder Artikel (z.B.: Viewlogic). Auch als eher analog bekannte Programme, wie zum Beispiel Pspice, haben Zusatzmodule entwickelt, welche eine komfortable digitale Simulation erlauben. [BKW1]

Im Rahmen der CAD-Ausrüstung haben viele HTLs das Programm Aldec Susie erhalten. Im Folgenden möchte ich daher nur auf dieses Programm eingehen und meine, zum Teil selbst erstellten oder auch ganz einfach gesammelten, Unterlagen Interessenten zur Verfügung stellen.

1. GRUNDLEGENDES

Dieses Programm beherrscht so ziemlich die gesamte digitale Welt bis zu komplexen FPGAs oder CPUs etc. Es kann also, je nach Interesse, angefangen von ganz einfachen Schaltungen, wie z.B. ein RS-Flipflop, bis zu ganzen Motherboards simuliert bzw. durchgerechnet werden. Im „Function Mode“ wird eine Schaltung rein auf Ihre Funktion hin überprüft. Im „Timing Mode“ (incl. Gatter-Laufzeiten) werden auch zeitliche Konflikte und andere Geschwindigkeitsprobleme überprüft. Natürlich gibt es auch eine „Monte-Carlo“-Funktion. Diese soll die Serienreife einer Schaltung, durch zufällige Variation der Verzögerungszeiten der einzelnen Bauteile, nach zahlreichen Durchläufen feststellen. Bei programmierbaren Bausteinen (Speicher, PAL/GALs, FPGAs oder MPUs) können die Bausteinprogramme ebenfalls geladen und in der Simulation berücksichtigt werden. Im Falle eines XILINX-FPGAs können z.B. auch Testpunkte innerhalb des Logikbausteines errechnet werden (hierarchische Simulation).

Ich denke, nachdem die Simulation heutzutage aus einer professionellen Elektronik-Entwicklung nicht mehr wegzudenken ist, daß der Umgang damit frühzeitig geübt werden sollte. Für die Elektronikausbildung selbst sehe ich den Vorteil vorallem darin, daß die Funktionsweise einer Schaltung auf einfache und sehr anschauliche Weise studiert werden kann.

2. HINWEISE

Das Programm ist sehr übersichtlich und leicht erlernbar, wenn man einmal das Prinzip des Man-Machine-Interface verstanden hat. Das Programm kann sehr viele verschiedene Netzlistenformate (siehe 4.) einlesen oder auch konvertieren (mit eigens dafür mitgelieferten Programmen).

Die Windowsversion von Aldec hat auch eine eigene Schaltplaneingabemöglichkeit, welche außerdem Xilinx- und Altera-Bibliotheken enthält. Dies ermöglicht ein direktes Arbeiten mit Xilinx/XACT 5.2 oder Altera. Meine Ausführungen und Unterlagen beziehen sich allerdings auf die DOS-Version: „Susie (TM) Simulator Rev 6.12“. Gleich nach dem Start des Programmes wird die Versionsnummer angezeigt.

Zahlreiche interessante Funktionen können nur mit dem Hardwaredongle ausgeführt werden. Bei CPUs/MPUs ist sogar das Laden und Ausführen von Assemblerprogrammen möglich. Im Speziellen gibt es aber die Funktion: „MPU Simulation Mode“ *leider* nur für Intel Bausteine.

Daneben existiert aber auch ein sogenannter „Demo-Mode“. Diese Betriebsart ist treffender mit dem Begriff Studentenversion, ähnlich wie bei MicroCap, zu bezeichnen und sollte nicht mit Demonstration verwechselt werden.

Folgende Einschränkungen existieren, wenn das Programm ohne Schutzschaltung (im Demo Mode) gestartet wird :

- Es ist kein Drucken und Abspeichern der Simulationsergebnisse möglich.
- Die Größe einer Netzliste ist auf 6 kBytes beschränkt.
- Es kann nur eine spezielle Demo-Bibliothek verwendet werden.

Eine Diskette der Version 6.12 (Demomode) ist erhältlich.

3. Disketteninhalt

Meine Unterlagen gliedern sich in 2 Teile :

Vierseitiger einführender Text mit Folien

Dieser dient meinen Schülern als Kurzmanual zum Nachlesen und Nachschlagen. Anhand der Folien oder direkt am PC, mittels eines LCD-TFT Overheaddisplays, wird der Text dann durchbesprochen und die Situationen werden vorgezeigt bzw. durchgespielt. Im Rahmen einer Laborübung oder an einem FTKLÜ-Nachmittag wird sodann eine einfache Schaltung simuliert und es werden alle im Skriptum geschilderten Situationen einmal durchgeführt. (Für den Punkt „Technologiewechsel“ ist allerdings schon der Dongle erforderlich, sonst jedoch sind alle Arbeiten mit der Demoversion möglich, sofern Sie nur Bauteile aus der Demobibliothek verwenden.)

Beispiele

Der zweite Teil besteht aus der Simulation eines von mir für einen XILINX-FPGA entwickelten Frequenzzählers. Die Ein-/Ausgabe übernimmt dabei ein PIC µC.

Ein weiteres interessantes Beispiel ist die Simulation von 8052 Schaltungen. Die Vorgangsweise vom Laden der Netzliste, bis zu fertigen Simulationsergebnissen und diese selbst finden sie auf der Diskette. Für dieses Beispiel ist der Dongle unbedingt erforderlich.

Die Unterlagen bzw. Dateien können über die **PCNEWS** (Diskette) oder die Mailbox His Master's Voice bezogen werden.

Die Diskette führt folgende Dateien:

- Einführungsskriptum in Aldec Susie (Format: WINWORD 6.0 - Susi e. doc)
- Application Notes im PDF Format (notes.pdf). Hier finden Sie über den „Reference Guide“ von Susie hinausgehende Informationen (Windowsversion).

Der Adobe Acrobat Reader (zum Lesen der Application Notes) ist leider zu groß zum mitkopieren, aber in der Datei acro.txt steht wo er zu kopieren ist. Außerdem ist er auch am HMV zu finden.

- Beispiel 8052 und Frequenzzähler

8052 Schaltungen und alle dazugehörenden Dateien zur Simulation (Beschreibung siehe 8032susi.doc)

45 Mhz Frequenzzähler für Xilinx XC3020PC68-50 mit hierarchischen Symbolen (Beschreibung siehe xl1susi.doc)

- sonstige Beispiele auf PCAD 6 oder 7
- kleinere Beispiele zur Taktsynchronisation und zudem Beispiele, welche dem Programm beiliegen.

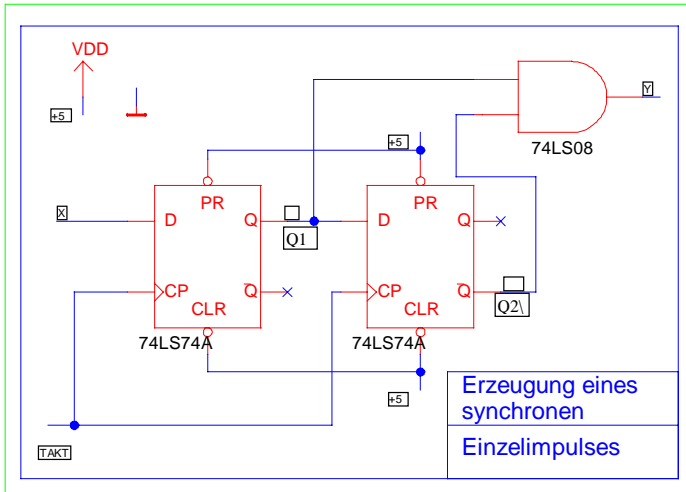
4. Netzlistenformate

Um nicht einseitig zu erscheinen, folgt hier noch eine Liste der Netzlistenkonverter, welche mitgeliefert werden :

Design Computation, FutureNet, Omation, P-CAD, Racal-Redac, Wintek, Tango-Protel, CapFast, Wacom, XILINX-XNF 4 & LCA, Actel, EDIF 2.0.0, Viewlogic, OrCAD IV, PADS und nicht zuletzt Mentor.

5. Wie sieht's nun aus ? Ein kleines Beispiel:

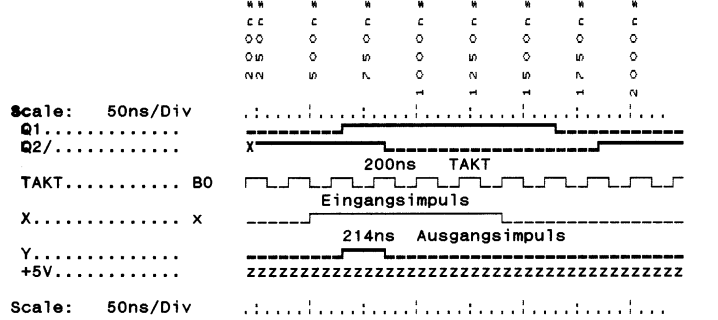
Schaltplan



Zeitdiagramme

SUSIE6 timing. Page

1 - 1 Netlist:takt5yn Wed Jan 24 11



Beachte: Der Ausgangsimpuls ist um die Gatterlaufzeiten länger als der Takt. Auch die Flanke ist um einen erheblichen Betrag (30ns) verschoben. Die Schaltung könnte z.B.: durch Verwendung von schnelleren Gattern (ALS & F-Type) verbessert werden (202ns statt 214ns, 12ns statt 30ns). □

Neue Datenblatt-CD-ROM

Viele *PCNEWS edit*-Leser haben in der Aktion des vergangenen Jahres diese CD in der Version 6.0 kostenlos erhalten. Die neue Version 6.1 kann man auch über das Internet abrufen.

Ab sofort ist die neue Version 6.1 der Datenblatt-CD-ROM (Technical Product Information) aus dem Bereich Halbleiter verfügbar.

Die neue CD wurde erneut in vielen einzelnen Details verbessert. Sie enthält wie bisher die technischen Produktinformationen von praktisch allen aktuellen Halbleitern, d.h. Daten, Kurven, Diagramme, Maßbilder und viele andere - vor allem für Entwickler und Einkäufer- nützliche Informationen. Ergänzend dazu finden die Interessenten weitere Informationen, wie z.B. das Angebot bei technischer Literatur oder die Vertriebsansprechpartner in aller Welt. Immer stärker nutzen die Datenblatt-CD-ROM-Anwender auch den Archivierungswert, der von Jahr zu Jahr steigt. Auf einfache Weise und sehr raumsparend lassen sich damit technische Daten von nicht mehr im Lieferprogramm befindlichen Typen schnell und zuverlässig recherchieren. CD-ROM-Daten jetzt auch im WWW verfügbar.

Ab sofort können die wichtigsten Produktinformationen (zunächst vor allem über die am häufigsten eingesetzten Schwerpunkttypen) der CD-ROM auch im World Wide Web abgerufen werden. Inzwischen sind etwa 370 verschiedene Seiten verfügbar. Dieser Informationspool wird aber ständig erweitert und aktualisiert, so daß es mit CDs „im Netz“ dieser Art noch einfacher geworden ist, sich weltweit über Halbleiter zu informieren.

Die Homepage des Bereichs Halbleiter kommt unter dem Aufruf

<http://www.siemens.de/semiconductor/>

Nach dem Öffnen der Seite kann der Internet-Nutzer dann aus sechs Untermenüs auswählen:

- 1 Important Notes - Please Read
- 2 Technical Product Information
- 3 Literature Guide
- 4 Semiconductor Group at a glance
- 5 Addresses
- 6 Specific Info for North America only

- Im **Menüpunkt 1** erhält der Interessent Hinweise über Software, die die Arbeit am WWW erleichtern, und Informationen zu EDIFACT, der beleglosen, elektronischen Auftragsabwicklung.
- Der **Menüpunkt 2** enthält eine Kurzbeschreibung der Halbleiter-Produkte mit Typen- und Bestell-Bezeichnungen.
- **Menüpunkt 3** informiert über verfügbare englisch- und deutschsprachige technische Literatur (z.B. Datenbücher, Themenbücher, Lieferprogramme etc.) sowie die entsprechenden Bezugsmöglichkeiten.
- **Menüpunkt 4** enthält einige „Charts“ mit allgemeinen Informationen über den Bereich Halbleiter.
- Im **Menüpunkt 6** werden spezielle Informationen für den nordamerikanischen Markt bereitgestellt.

Das Informationsangebot aus dem Bereich Halbleiter im WWW wird in Zukunft weiter ausgebaut, so daß auch für den Unterricht eine zusätzliche, aktuelle Informationsquelle zur Verfügung steht. Der Preis beträgt 39,- DM; Bestellnr. B192-H6641-X5-X-7400. □

SieFuzzy

Es handelt sich zwar nur um eine Demoversion eines CAE-Tools, um einen Fuzzy-Compiler für die Fuzzy-Sprache FPL (Fuzzy-Programming Language), daher kann man die eigentliche Aufgabe dieses Compilers, die Umwandlung in ein lauffähiges C-Programm nicht nachvollziehen. Was aber nicht daran hindert, die Lösung, die der Compiler erzeugt in einer sehr anschaulichen Art demonstriert zu bekommen. In einem „Projekt-Editor“ kann man die Funktionsblöcke definieren (Variablen, Regelbasen..), weitere Editoren für Fuzzy-Sets, Variablen, Tabellen für Regeln beschreiben das Problem

näher. Besonders anschaulich wird die Simulation des Problems in verschiedenen Darstellungsarten. Alles unter einer übersichtlichen Windows-Oberfläche.

Wer Regelkreise in Fuzzy-Technik im Unterricht demonstrieren will oder sich in die Problematik einarbeiten soll, dem kann dieses Programm empfohlen werden. Vollversionen für die Entwicklung von Fuzzy-Code für die Target-Prozessoren 80x51, 80x86 oder 80C165/166/167 sind bei Nowatron, Hn. Muttenthaler, Eitnergasse 7, 1230 Wien, TEL: (0222)-865 85 43-0, FAX: (0222)-865 85 43-7 erhältlich. □

DSK-501, LIT-109