

C16x Architektur

Christian Perschl

Wir wollen uns im folgenden einen Überblick über die Architektur der C16x-Familie am Beispiel des Bausteins C164CI verschaffen. Eine umfassende Betrachtung der Bausteinarchitektur würde den Rahmen dieses Artikels sprengen, daher beschränken wir uns auf die wesentlichen Merkmale. Der Baustein C164CI zeichnet sich durch zahlreiche **on-Chip Features** (z.B. 64k OTP-Programmspeicher, CAN-Interface V2.0B aktiv, PWM, RTC, flexibles Power Management etc.) aus, wodurch er sich besonders für Applikationen in den Bereichen Automobil- und Industrie-Elektronik eignet. Es sollte hier noch erwähnt werden, dass alle C16x Varianten vom Standard C167 Baustein abstammen.

Die C16x-Architektur vereinigt Vorteile aus der Welt der RISC- und CISC-Prozessoren. Die mächtige CPU (bis zu 10 Millionen Befehle pro Sekunde) ist auf effiziente Weise mit den zahlreichen on-Chip Peripheriemodulen verbunden. Einer der vier Busse, der XBUS, ist eine interne Darstellung des externen Businterfaces. Dieser Bus sieht eine standardisierte Methode zur Anbindung von integrierten applikations-spezifischen Peripherieeinheiten zur Schaffung von C167-Varianten vor.

Die **High-Performance 16-Bit CPU** wird zur Beschleunigung der Befehlsabarbeitung durch eine 4-stage Pipeline unterstützt. Die Mindestbefehlsausführungszeit beträgt bei 20 MHz CPU-Clock lediglich 100ns. Weitere Hauptbestandteile der CPU sind eine 16-Bit ALU (Arithmetisch-logische Einheit) sowie dedizierte Special Function Register (SFR). Zusätzlich sind noch eine separate Multiplizier- und Dividiereinheit, ein Bitmasken-Generator sowie ein Barrel Shifter zu nennen. Für 16x16 Bit Multiplikationen sind 500ns, für 32/16 Bit Divisionen 1µs Ausführungszeit anzusetzen.

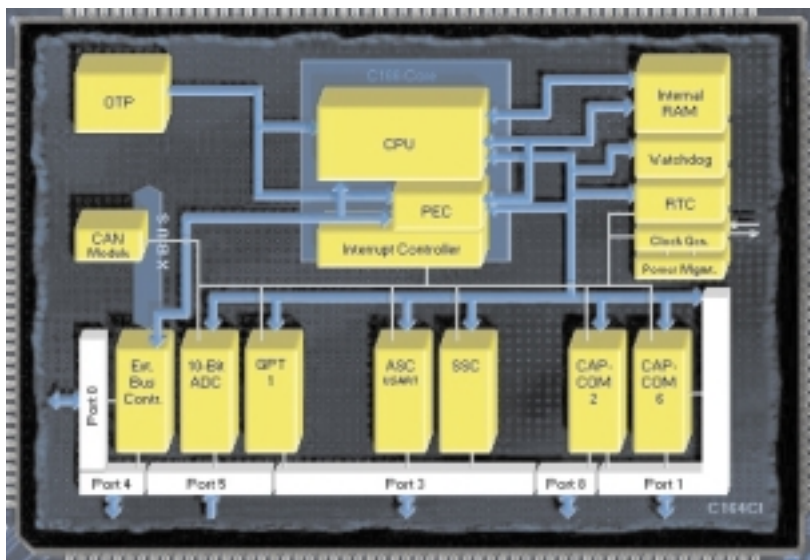
Der **Befehlssatz** der C16x-Familie wurde in Hinblick auf Hochsprachen und Betriebssysteme optimiert. Sprünge, Unterprogrammaufrufe und Schleifen benötigen dank ausgeklügelter Mechanismen ein Minimum an Ausführungszeit (Stichwort "Jump Cache"). Programmiertechnisch häufig benutzte CASE-Anweisungen werden somit von C16x von Assembler- bis auf Hochsprachen-Ebene optimal unterstützt.

Weiterhin werden zahlreiche Möglichkeiten zu Bool'scher Bit-Manipulation zur Verfügung gestellt.

Mit dem C164CI sind bis zu 4 MByte Programm- und Datenbereich linear adressierbar (C167: 16MByte). An **on-Chip Speicher** sind 2 KByte RAM sowie 64 KByte OTP (One Time Programmable) vorhanden. Der Takt wird entweder von einer integrierten PLL erzeugt oder er wird direkt von außen (vorgeteilt) eingespeist. Der externe Datenbus kann wahlweise auf 8-Bit oder auf 16-Bit Breite konfiguriert werden. Zur Einsparung von Pins wird der externe Adress-/Datenbus beim C164CI im Multiplex-Modus betrieben.

Vier programmierbare **Chip-Select**-Signale stehen zur Anbindung externer Speicher- und/ oder Peripheriebausteine zur Verfügung. Die Charakteristika des externen Busses (z.B. Adressierungsbereiche, Wait States etc.) sind individuell einstellbar.

Das Register-basierende Design unterstützt eine flexible **Registerbankstruktur**. Mit Hilfe eines variablen Register-Bank-Managements kann man unter anderem Interrupt-Service-Routinen sehr effizient gestalten, da sich einzelne Tasks klar von-



einander trennen lassen. Gegenüber den (nicht mehr zeitgemäßen) reinen Akkumulator-Maschinen erspart man sich zudem die zeitraubenden Befehle PUSH und POP. Programmcode gestaltet sich dadurch kompakter und übersichtlicher. Zwischen einzelnen Registerbänken kann in nur einem Zyklus umgeschaltet werden (Context Switching).

Das **Interrupt-System** sieht 16 Prioritäts-Level bei 32 Interrupt-Quellen und einer minimalen Sample Rate von 50ns vor. Dank 8-Kanal PEC (Peripheral Event Controller) kann unter Umgehung der Pipeline unmittelbar auf einen Peripherie-Interrupt reagiert und Daten-Transfer in nur einem Zyklus durchgeführt werden.

Die **on-Chip Peripherie** wird über Special Function Register (SFR) konfiguriert. Beim C164CI stehen dazu 1024 Bytes an SFR Bereich zur Verfügung. Als Peripheriebausteine sind integriert ein 8-Kanal Analog-/Digitalwandler mit 9,7 µs Wandlungszeit, eine 8-Kanal Capture/Compare-Einheit sowie eine 3/6-Kanal 16-Bit Capture/Compare Einheit, die speziell für AC/DC Motorsteuerungs-Applikationen ausgelegt ist. Weiterhin zu nennen sind eine multi-funktionale Timer-Einheit, bestehend aus drei 16-Bit-Timern, ein CAN Interface (V2.0B aktiv), zwei serielle Schnittstellen mit den Betriebsmodi synchron, asynchron sowie high-speed synchron, eine Real Time Clock (RTC), ein programmierbarer Watchdog Timer sowie ein Oszillator Watchdog. Wie bei anderen Mikrocontrollern hat der Großteil der Pins eine Doppelfunktion. Betreibt man den Baustein mit externem Speicher, stehen weniger I/O-Pins zur Verfügung, da ein Teil der Ports für Adress- und Datenbus benötigt wird. Der C164CI bietet maximal 59 I/O-Anschlüsse.

Besonders für Batterieapplikationen interessant sind verschiedene **Stromspar-Modi**. Über externe oder interne Interrupts kann der Baustein aus einem solchen "Power Saving Mode" wieder in den normalen Betriebsmodus gebracht werden (wake-up).

Sehr wichtig für MiniMon (siehe [Seite 47](#)) ist der on-Chip **Bootstrap Loader**, der den Aufbau einer seriellen Kommunikation zwischen Host-PC und Mikrocontroller ermöglicht (s.u.).

Den Baustein C164CI gibt es in einem 80-Pin MQFP-Gehäuse mit 0.65 mm Pinabstand.

Der Vollständigkeit halber sollte noch angefügt werden, dass Infineon Mikrocontroller durch eine Vielzahl von Entwicklungs-Werkzeugen unterstützt werden.