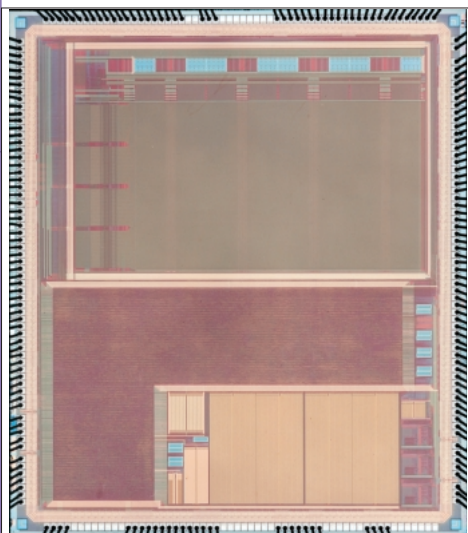


Environment. Nohau brachte einen C166S V2-Emulator auf den Markt, der mit einem C166S V2-Bondout-Baustein die Level-3-Emulation zulässt. Der C166S V2 bietet ausserdem On-Chip Debug Support (OCDS) Level 1. Damit steht auch in SoC-Designs mit mehreren Cores eine effektive Methode zur System-Emulation mit Breakpoints, Inspektion von Speicher- und Registerinhalten und *Single-Step*-Verarbeitung zur Verfügung. Der patentierte Sicherheitsmechanismus des OCDS Debug-Ports bietet dem im Chip integrierten IP (Hard- und Software) einen umfassenden Schutz und räumt dennoch uneingeschränkte Debugging-Möglichkeiten ein. Für On-Chip-Debugging unter Einschluss des Echtzeit-Tracings (Level 3 und höher) befindet sich ein Emulationssystem auf der Basis des IEEE-ISTO-Standards Nexus 5001 in der Entwicklung, das vom dritten Quartal 2001 an verfügbar sein wird.

errupt bzw. den Host-Interface-Interrupt verwendet werden. Dies gewährleistet eine schnelle Abarbeitung der Host-Kommandos sowie eine minimierte Verzögerungszeit zwischen dem Erfassen eines Signals und dem Generieren des entsprechenden Korrektursignals im Servo-Regelkreis. Die leistungsstarke MAC-Einheit unterstützt die rechenintensiven Servo-Routinen.

Der C166S V2 erfüllt somit souverän alle Anforderungen, die an die Microcontroller heutiger Festplatten gestellt werden. **Bild 4** zeigt Infineon's jüngste Festplatten-Controller Generation.

Bild 4. Infineon's neueste Generation Festplattencontroller



Fazit

Mit dem C166S V2 hat Infineon einen Mikrocontroller-Core auf den Markt gebracht, der ein leistungsstarkes und voll kompatibles Upgrade zu den etablierten C166-Controllern darstellt. Das Unternehmen unterstreicht hiermit deutlich, dass es weiterhin auf die C166-Architek-

tur setzt. Ebenso wie die bisherige Version des C166-Cores (C166S V1) wird auch der C166S V2 im Jahr 2001 für die offene Lizenzierung zur Verfügung stehen. Er ergänzt damit die „Unified Processor Architecture“ TriCore™ und den leistungsstarken DSP-Core CARMEL und stellt ein weiteres bedeutendes Element des *Intellectual Property-Portfolios* von Infineon dar.

Infineon Technologies AG, München

Zur Autorin

Gabriela Born ist als Konzeptingenieur bei der Network and Computer Storage Division von Infineon in München tätig. Speziell auf dem Harddisk-Sektor verfügt sie über umfassende Erfahrung in der Spezifikation und im Design von Embedded-Systems-Anwendungen auf der Basis der C166-Mikrocontroller von Infineon.



Anwendungsbeispiel Harddisk-Controller

Der C166S V2 wurde speziell für Anwendungen entwickelt, die hohe DSP-Leistung im Verbund mit leistungsfähiger Interruptverarbeitung und schnellen Kontextwechseln erfordern. In diese Kategorie gehören unter anderem Applikationen mit Servofunktionen wie etwa die Controller heutiger Harddisk-Laufwerke. **Bild 3** zeigt das Blockdiagramm eines solchen Bausteins.

Die steil ansteigende Spurdichte (*tracks per inch*) bedingt immer leistungsfähigere Servo-Einheiten, und auch durch den steigenden Kostendruck werden an die Mikrocontroller dieser Systeme immer höhere Anforderungen gestellt. Um kurze Interrupt-Reaktionszeiten für die wichtigsten Verarbeitungsaufgaben zu garantieren, können die beiden schnellen lokalen Register Bänke für den *Servo-Int-*

