

SYSTEM-ON-CHIP DESIGN



Nachlese zum Fachabend vom Mi, 14. November 2001

Peter Balog

Veranstalter

- Fachbereich Embedded Systems / Technikum Wien
- Chip Design Center Wien / Siemens

Mehr als 100 Zuhörer aus Wirtschaft, Absolventen und Studierenden des Technikum Wien, Mitarbeitern der TU-Wien, sowie Schülern eines Abschlussjahrganges der HTL-B Fachrichtung Elektronik des TGM Wien XX folgten interessiert den Eröffnungsworten und der kurzen Einführung in die Thematik von Dipl.-Ing. Peter Balog (Studiengangsleiter / FHS Technikum Wien). Im ersten Vortrag wurde das Siemens Chip Design Center Wien von Dipl.-Ing. Thomas Albrecht (Geschäftsfeldleiter / Siemens PSE) vorgestellt. Im Anschluss daran gab Ing. Helmut Wirth (Geschäftsfeldleiter / Siemens PSE) einen allgemeinen Überblick zum Design und zur Technologie von ASICs (*Application Specific Integrated Circuits*).

„Ein wesentlicher Aspekt in der modernen Chip-Entwicklung ist die Unterstützung durch Entwurfswerkzeuge“, so Dipl.-Ing. Peter Weber (Design Engineer / Siemens PSE), der in seinem darauffolgendem Referat einen Einblick in die computergestützten Entwurfschritte beim *System on Chip Design* ermöglichte. Im Rahmen seiner Tätigkeit beschäftigt sich Herr DI Weber mit *Design Flow Automation*.

„Ein wesentlicher Punkt im Design Flow ist sicher die Verifikation“, so die Kernaussage von Dipl.-Ing. Johann Notbauer in seinem Vortrag. DI Johann Notbauer (Geschäftssegmentleiter / Siemens PSE) hat praktische Erfahrungen im Bereich der Verifikation von komplexen Systemen, speziell mit der Hardware-Software-Co-Verifikation und ist Autor von fach einschlägigen Publikationen im Gebiet der EDA (*Electronic Design Automation*).

„System On Chip Design erfordert nicht nur leistungsfähige EDA-Tools, sondern auch neue Ansätze im Entwurf selbst“, damit befasste sich Dipl.-Ing. Herbert Taucher (Design Engineer / Siemens PSE) in seinem Referat über System Level Design. Das Thema *Future Design Languages* ist ein Schwerpunkt seiner Tätigkeit zu dem er auch internationale Publikationen veröffentlicht hat.

Der letzte Vortrag wurde von Anthony Barsoumian und Florian Kernbauer gehalten. Die beiden Studenten des 7. Semesters im Studiengang Elektronik absolvieren gerade ihr Industriepraxis-Semester beim Chip Design Center. Sie stellten ihren Aufgabenbereich *C-Based Design* und das Firmenumfeld aus der Sicht von Praktikanten vor.

Bereichert wurde dieser hochinteressante Abend noch durch rege Fragestellungen

und kompetenten Ausführungen der Referenten zwischen den jeweiligen Vorträgen.

Beim darauffolgendem Buffet (gesponsert vom SIEMENS Chip Design Center Wien) gab es noch reichlich Gelegenheit zu individuellen Gesprächen und Diskussionen.

Weitere Informationen und Download-Möglichkeit der Referate:

<http://ist.technikum-wien.at/balog/>

Download-Material

- Alle Unterlagen im ZIP-Archiv
- Referenten
- Vorstellung des Chip Design Centers Wien
- Überblick ASIC-Design und Technologie
- System On Chip Design Flow
- Verifikation
- System Level Design
- Praktikum C-Based Design

RESI

Heinz-Christian Sigl

RESI – Ein junges Unternehmen startet durch.

RESI-F2 – Eine unschlagbare High-Speed Kompaktsteuerung !

Eine kompakte Bauweise ermöglicht den Einsatz von RESI-F2 auch in Kleinstanwendungen, leichte Vernetzbarkeit und eine offene Kommunikationsstruktur ermöglichen den Zusammenschluss von mehreren Steuerungssystemen, um auch große Anwendungen zu realisieren. Auch die Kopplung an bestehende Steuerungen von anderen Herstellern ist möglich. Ein prägender Faktor bei der Produktionssteuerung ist die Maschinenzykluszeit. Je weniger Stehzeiten entstehen, desto effizienter kann produziert werden. Diesen Trend haben wir durch die Verwendung einer enorm leistungsstarken Recheneinheit berücksichtigt, damit auch komplexeste Projekte unsere Steuerung nicht überfordern.



Unsere **RESI-F2** ist in C mit Compilern der Firmen BSO/Tasking oder Keil (C167) programmierbar. Durch den Einsatz der schnellen 16-Bit CPU SAB C167 von INFINEON, mit dem großen Programmspeicher (1MB FLASH) und dem großen batteriegepufferten Datenspeicher (1MB RAM) wird die Realisierung komplexester Anwendungen ermöglicht. Vorgefertigte C-Bibliotheken sorgen für den einfachen Start in die Programmierung unserer Steuerung. Eine genaue Echtzeituhr bietet nicht nur die aktuelle Uhrzeit und das Datum, sondern auch weitere Kalenderfunktionen für Wochentag und Kalenderwoche. Durch Erweiterungsmodule ist die RESI-F2 einfach an andere SPS Systeme koppelbar.



Ein ausgefeiltes **Starterkit** für die Simulation aller digitalen und analogen Werte ermöglicht das einfache Testen von selbst erstellten Programmen.

Kontakt: sales@RESI.cc